

# (12)发明专利



# (10) 授权公告号 CN 113612477 B (45) 授权公告日 2023. 09. 22

- (21)申请号 202110936923.8
- (22)申请日 2021.08.16
- (65) 同一申请的已公布的文献号 申请公布号 CN 113612477 A
- (43) 申请公布日 2021.11.05
- (73) 专利权人 人工智能与数字经济广东省实验 室(广州)
  - **地址** 510000 广东省广州市海珠区新港东 路2429号首层自编051房
  - 专利权人 华南理工大学
- (72)发明人 李斌 何晨晖 吴朝晖 郑彦祺 徐容丰
- (74) 专利代理机构 广州海心联合专利代理事务 所(普通合伙) 44295

专利代理师 黄为 冼俊鹏

(51) Int.Cl.

HO3M 1/08 (2006.01)

*H03H* 17/00 (2006.01)

(54)发明名称

一种四阶噪声整形逐次逼近模数转换器

(57)摘要

113612477

S

本发明公开了一种四阶噪声整形逐次逼近 模数转换器,涉及新一代信息技术。针对现有技 术中能耗高和精度低的问题提出本方案,电容 DAC正端和电容DAC负端分别将接收到的信号转 换为模拟信号后依次输入至误差反馈通路、放大 器、积分前馈通路、比较器和SAR逻辑模块;放大 器的正输出端和负输出端还反馈输入至误差反 馈通路中;SAR逻辑模块根据比较器输出结果输 出数字信号Dout以及控制信号,以进行切换控 制。优点在于,仅使用单个放大器实现了量化噪 声四阶噪声整形效果,提高转换精度。共用放大 器为误差反馈通路和积分前馈通路提供增益补 偿,减小了多输入比较器提供增益补偿时引入的 热噪声。可以广泛应用于高精度低功耗的模数转 换应用,适用于高精度的传感电路。 (56) 对比文件 CN 110190849 A,2019.08.30 CN 110492885 A,2019.11.22 CN 111262586 A,2020.06.09 CN 112564709 A,2021.03.26 CN 113055016 A,2021.06.29

- US 2005116850 A1,2005.06.02
- US 2017317683 A1,2017.11.02
- US 2021119637 A1,2021.04.22
- US 2021203348 A1,2021.07.01

李哲.基于噪声整形的逐次逼近模数转换器 设计.中国优秀硕士学位论文全文数据库.2015, (第7期),全文.

Lu Jie et al..9.4 A 4 -Order Cascaded-Noise-Shaping SAR ADC with 88dB SNDR Over 100kHz Bandwidth.IEEE Xplore.2020,全文.

审查员 唐丹颖

权利要求书3页 说明书8页 附图7页



1.一种四阶噪声整形逐次逼近模数转换器,其特征在于,包括:电容DAC正端、电容DAC 负端、二阶的误差反馈通路、放大器、二阶的积分前馈通路、比较器和SAR逻辑模块;

所述的电容DAC正端和电容DAC负端分别将接收到的信号转换为模拟信号后依次输入 至误差反馈通路、放大器、积分前馈通路、比较器和SAR逻辑模块;

所述放大器的正输出端和负输出端还反馈输入至所述误差反馈通路中;

所述误差反馈通路的输出端还连接所述比较器的输入端;

所述SAR逻辑模块根据比较器输出结果输出数字信号Dout以及控制信号,控制信号对电容DAC正端内的控制开关S<sub>c1</sub>和电容DAC负端内的控制开关S<sub>c2</sub>进行切换控制;

所述的电容DAC正端包括正输入端V<sub>inp</sub>、控制开关S<sub>C1</sub>、第一开关阵列S<sub>DAC1</sub>和第一电容阵列C<sub>DAC1</sub>;

正输入端V<sub>inp</sub>通过第一开关阵列S<sub>DAC1</sub>连接至第一电容阵列C<sub>DAC1</sub>下极板,第一电容阵列 C<sub>DAC1</sub>下极板通过控制开关S<sub>C1</sub>连接至正参考电平V<sub>REFP</sub>、负参考电平V<sub>REFN</sub>、共模电平V<sub>CM</sub>;第一电 容阵列C<sub>DAC1</sub>上极板连接误差反馈通路;

所述的电容DAC负端包括负输入端 $V_{inn}$ 、控制开关 $S_{C2}$ 、第二开关阵列 $S_{DAC2}$ 和第二电容阵 列 $C_{DAC2}$ ;

负输入端V<sub>inn</sub>通过第二开关阵列S<sub>DAC2</sub>连接至第二电容阵列C<sub>DAC2</sub>下极板,第二电容阵列 C<sub>DAC2</sub>下极板通过控制开关S<sub>C2</sub>连接至负参考电平V<sub>REFP</sub>、负参考电平V<sub>REFN</sub>、共模电平V<sub>CM</sub>;第二电 容阵列C<sub>DAC2</sub>上极板连接误差反馈通路;

所述的误差反馈通路包括正FIR滤波器和负FIR滤波器;

所述正FIR滤波器接收放大器反馈的正输出和负输出;正FIR滤波器的输入端V<sub>AP</sub>连接所述第一电容阵列C<sub>DAC1</sub>上极板;输出端V<sub>BP</sub>分别连接放大器的正输入端和所述比较器的第二正输入端;

所述负FIR滤波器接收放大器反馈的正输出和负输出;负FIR滤波器的输入端V<sub>AN</sub>连接所 述第二电容阵列C<sub>DAC2</sub>上极板;输出端V<sub>BN</sub>分别连接放大器的负输入端和所述比较器的第二负 输入端;

所述的积分前馈通路包括正IIR滤波器和负IIR滤波器;

所述正IIR滤波器串接在放大器的正输出端+V<sub>AMP</sub>和比较器的第一正输入端之间;

所述负IIR滤波器串接在放大器的负输出端-V<sub>ANP</sub>和比较器的第一负输入端之间。

2.根据权利要求1所述一种四阶噪声整形逐次逼近模数转换器,其特征在于,所述正 FIR滤波器包括:

无源求和电容C<sub>serp</sub>、采样电容C<sub>fp1</sub>、采样电容C<sub>fp2</sub>、采样电容C<sub>fp3</sub>、复位开关S<sub>A0P</sub>、复位开关 S<sub>B0P</sub>、采样开关S<sub>fp1</sub>、采样开关S<sub>fp2</sub>、采样开关S<sub>fp3</sub>、采样开关S<sub>fp4</sub>、采样开关S<sub>fp5</sub>、采样开关S<sub>fp6</sub>、 无源共享开关S<sub>sp1</sub>、无源共享开关S<sub>sp2</sub>、无源共享开关S<sub>sp3</sub>、无源共享开关S<sub>sp4</sub>、无源共享开关 S<sub>sp5</sub>、无源共享开关S<sub>sp6</sub>;

所述无源求和电容C<sub>serp</sub>上极板连接至输出端V<sub>BP</sub>,并通过复位开关S<sub>BOP</sub>连接至共模电平 V<sub>CM</sub>;无源求和电容C<sub>serp</sub>下极板连接至输入端V<sub>AP</sub>,并通过复位开关S<sub>AOP</sub>连接至共模电平V<sub>CM</sub>;

采样电容 $C_{fp1}$ 上极板分别通过采样开关 $S_{fp1}$ 连接至放大器的正输出端+ $V_{AMP}$ ,通过共享开关 $S_{sp1}$ 连接至输出端 $V_{BP}$ ;下极板分别通过采样开关 $S_{fp2}$ 连接至共模电平 $V_{CM}$ ,通过共享开关 $S_{sp2}$ 连接至输入端 $V_{AP}$ ;

采样电容C<sub>fp2</sub>上极板分别通过采样开关S<sub>fp3</sub>连接至放大器的负输出端-V<sub>AMP</sub>,通过共享开关S<sub>sp3</sub>连接至输出端V<sub>BP</sub>;下极板分别通过采样开关S<sub>fp4</sub>连接至共模电平V<sub>CM</sub>,通过共享开关S<sub>sp4</sub>连接至输入端V<sub>AP</sub>;

采样电容 $C_{fp3}$ 上极板分别通过采样开关 $S_{fp5}$ 连接至放大器的负输出端- $V_{AMP}$ ,通过共享开关 $S_{sp5}$ 连接至输出端 $V_{BP}$ ;下极板分别通过采样开关 $S_{fp6}$ 连接至共模电平 $V_{CM}$ ,通过共享开关 $S_{sp6}$ 连接至输入端 $V_{AP}$ 。

3.根据权利要求1所述一种四阶噪声整形逐次逼近模数转换器,其特征在于,所述负 FIR滤波器包括:

无源求和电容C<sub>sern</sub>、采样电容C<sub>fn1</sub>、采样电容C<sub>fn2</sub>、采样电容C<sub>fn3</sub>、复位开关S<sub>A0N</sub>、复位开关 S<sub>B0N</sub>、采样开关S<sub>fn1</sub>、采样开关S<sub>fn2</sub>、采样开关S<sub>fn3</sub>、采样开关S<sub>fn4</sub>、采样开关S<sub>fn5</sub>、采样开关S<sub>fn6</sub>、 无源共享开关S<sub>sn1</sub>、无源共享开关S<sub>sn2</sub>、无源共享开关S<sub>sn3</sub>、无源共享开关S<sub>sn4</sub>、无源共享开关 S<sub>sn5</sub>、无源共享开关S<sub>sn6</sub>;

所述无源求和电容C<sub>sern</sub>上极板连接至输出端V<sub>BN</sub>,并通过复位开关S<sub>BON</sub>连接至共模电平 V<sub>CM</sub>;无源求和电容C<sub>sern</sub>下极板连接至输入端V<sub>AN</sub>,并通过复位开关S<sub>AON</sub>连接至共模电平V<sub>CM</sub>;

采样电容C<sub>fn1</sub>上极板分别通过采样开关S<sub>fn1</sub>连接至放大器的负输出端-V<sub>AMP</sub>,通过共享开关S<sub>sn1</sub>连接至输出端V<sub>BN</sub>;下极板分别通过采样开关S<sub>fn2</sub>连接至共模电平V<sub>CM</sub>,通过共享开关S<sub>sn2</sub>连接至输入端V<sub>AN</sub>;

采样电容C<sub>fn2</sub>上极板分别通过采样开关S<sub>fn3</sub>连接至放大器的正输出端+V<sub>AMP</sub>,通过共享开关S<sub>sn3</sub>连接至输出端V<sub>BN</sub>;下极板分别通过采样开关S<sub>fn4</sub>连接至共模电平V<sub>CM</sub>,通过共享开关S<sub>sn4</sub>连接至输入端V<sub>AN</sub>;

采样电容C<sub>fn3</sub>上极板分别通过采样开关S<sub>fn5</sub>连接至放大器的正输出端+V<sub>AMP</sub>,通过共享开关S<sub>sn5</sub>连接至输出端V<sub>BN</sub>;下极板分别通过采样开关S<sub>fn6</sub>连接至共模电平V<sub>CM</sub>,通过共享开关S<sub>sn6</sub>连接至输入端V<sub>AN</sub>。

4. 根据权利要求1所述一种四阶噪声整形逐次逼近模数转换器,其特征在于,所述正 IIR滤波器包括:

采样电容 $C_{IIRP}$ 、积分电容 $C_{ip1}$ 、积分电容 $C_{ip2}$ 、采样开关 $S_{ip}$ 、积分开关 $S_{ip1}$ 、积分开关 $S_{ip2}$ ;

所述采样电容 $C_{IIRP}$ 上极板分别通过采样开关 $S_{ip}$ 连接至放大器的正输出端+ $V_{AMP}$ ,通过积分开关 $S_{ip1}$ 连接至积分电容 $C_{ip1}$ 上极板,通过积分开关 $S_{ip2}$ 连接至积分电容 $C_{ip2}$ 上极板;积分电容 $C_{ip2}$ 上极板还连接正IIR滤波器的输出端 $V_{CP}$ ;

采样电容C<sub>IIRP</sub>、积分电容C<sub>in1</sub>和积分电容C<sub>in2</sub>的下极板均分别连接至共模电平V<sub>CM</sub>。

5.根据权利要求1所述一种四阶噪声整形逐次逼近模数转换器,其特征在于,所述负 IIR滤波器包括:

采样电容 $C_{IIRN}$ 、积分电容 $C_{in1}$ 、积分电容 $C_{in2}$ 、采样开关 $S_{in}$ 、积分开关 $S_{in1}$ 、积分开关 $S_{in2}$ ;

所述采样电容 $C_{IIRN}$ 上极板分别通过采样开关 $S_{in}$ 连接至放大器的负输出端- $V_{AMP}$ ,通过积分开关 $S_{in1}$ 连接至积分电容 $C_{in1}$ 上极板,通过积分开关 $S_{in2}$ 连接至积分电容 $C_{in2}$ 上极板;积分电容 $C_{in2}$ 上极板还连接负IIR滤波器的输出端 $V_{CN}$ ;

采样电容C<sub>IIRN</sub>、积分电容C<sub>in1</sub>和积分电容C<sub>in2</sub>的下极板均分别连接至共模电平V<sub>CM</sub>。

6.根据权利要求1所述一种四阶噪声整形逐次逼近模数转换器,其特征在于,所述的比较器包括NMOS管MN0、NMOS管MN1、NMOS管MN2、NMOS管MN3、NMOS管MN4、NMOS管MN5、NMOS管

MN6、PMOS管MP0、PMOS管MP1、PMOS管MP2、PMOS管MP3、反相器INV0、反相器INV1;其中NMOS管MN1、NMOS管MN2、NMOS管MN3和NMOS管MN4尺寸相等,NMOS管MN5和NMOS管MN6尺寸相等、PMOS管MP1和PMOS管MP2尺寸相等、PMOS管MP0和PMOS管MP3尺寸相等;

所述NMOS管MN0的栅极连接时钟信号,源极接地,漏接分别连接NMOS管MN1、NMOS管MN2、 NMOS管MN3、NMOS管MN4的源极;

所述NMOS管MN1的栅极为比较器的第一正输入端,漏极连接NMOS管MN5的源极;

所述NMOS管MN2的栅极为比较器的第二正输入端,漏极连接NMOS管MN5的源极;

所述NMOS管MN3的栅极为比较器的第二负输入端,漏极连接NMOS管MN6的源极;

所述NMOS管MN4的栅极为比较器的第一负输入端,漏极连接NMOS管MN6的源极;

所述NMOS管MN5的栅极分别连接PMOS管MP1的栅极、PMOS管MP2的漏极、PMOS管MP3的漏极、反相器INV1的输入端和NMOS管MN6的漏极,所述NMOS管MN5的漏极分别连接反相器INV0的输入端、PMOS管MP0的漏极、PMOS管MP1的漏极、PMOS管MP2的栅极和NMOS管MN6的栅极;

反相器INV0的输出端为比较器的正输出端;

反相器INV1的输出端为比较器的负输出端;

PMOS管MP0的栅极和PMOS管MP3的栅极分别连接时钟信号;

电源电压VDD分别连接PMOS管MP0、PMOS管MP1、PMOS管MP2和PMOS管MP3的源极。

## 一种四阶噪声整形逐次逼近模数转换器

#### 技术领域

[0001] 本发明涉及一种模数转换器,尤其涉及一种四阶噪声整形逐次逼近模数转换器。

## 背景技术

[0002] 对于很多中精度的应用,逐次逼近(Succesive Approximation Regester,SAR)模数转换器(Analog to Digital Converter,ADC)因为其能量高效而普遍流行。然而,当SAR-ADC的精度超过10位时,它的能效因为比较器噪声而快速降低,同时,芯片面积也因为电容阵列增多而变大。因此对于许多高精度低速应用, $\Delta \Sigma$ -ADC(Delta Sigma ADC)是被广泛应用的结构,因为它利用了过采样和噪声整形,所以能够以低分辨率的量化器实现高精度。

[0003] 混合型ADC联合了SAR和ΔΣ的优势,关于噪声整形(Noise Shaping,NS)ADC (J.A.Fredenburg and M.P.Flynn, "A 90-MS/s 11-MHz-bandwidth 62-dB SNDR noiseshaping SAR ADC,"IEEE J.Solid-State Circuits,vol.47,no.12,pp.2898-2904, Dec.2012.)被发表,它通过有源积分器实现残差的积分,从而实现一阶噪声整形的效果。另 外一种采用无源积分器,并且实现零点在0.75处的CIFF噪声整形SAR ADC架构(W.Guo and N.Sun, "A 12b-ENOB 61µW noise-shaping SAR ADC with a passive integrator," in Proc.42nd Eur.Solid-State Circuits Conf.(ESSCIRC),Sep2016,pp.405-408.)公开了 通过四端比较器实现一阶噪声整形。

[0004] 传统噪声整形逐次逼近ADC (NS-SAR ADC)分为两大类,一种是级联积分前馈 (Cascaded integrator feed-forward,CIFF)结构,另一种是误差差反馈 (Error feedback,EF)结构。CIFF结构就是通过将SAR操作后的电容阵列的残差通过积分器直接加载到比较器的一端,而EF结构通过将残差直接反馈到输入端。EF结构需要一个运算放大器 将残差放大,以抵消残差反馈到输入电容的电荷重分配导致的缩小因子,而CIFF结构需要 积分器加载在比较器一端,且需要比较器提供额外的增益补偿;两者单独难以实现高阶的 噪声整形,且能量效率不高。

### 发明内容

[0005] 本发明目的在于提供一种四阶噪声整形逐次逼近模数转换器,以解决上述现有技术存在的问题。

[0006] 本发明所述一种四阶噪声整形逐次逼近模数转换器,包括:电容DAC正端、电容DAC 负端、二阶的误差反馈通路、放大器、二阶的积分前馈通路、比较器和SAR逻辑模块;

[0007] 所述的电容DAC正端和电容DAC负端分别将接收到的信号转换为模拟信号后依次 输入至误差反馈通路、放大器、积分前馈通路、比较器和SAR逻辑模块;

[0008] 所述放大器的正输出端和负输出端还反馈输入至所述误差反馈通路中;

[0009] 所述误差反馈通路的输出端还连接所述比较器的输入端;

[0010] 所述SAR逻辑模块根据比较器输出结果输出数字信号Dout以及控制信号,控制信号对电容DAC正端内的控制开关S<sub>c1</sub>和电容DAC负端内的控制开关S<sub>c2</sub>进行切换控制。

[0011] 优选地,所述的电容DAC正端包括正输入端V<sub>inp</sub>、控制开关S<sub>C1</sub>、第一开关阵列S<sub>DAC1</sub>和 第一电容阵列C<sub>DAC1</sub>;

[0012] 正输入端V<sub>inp</sub>通过第一开关阵列S<sub>DAC1</sub>连接至第一电容阵列C<sub>DAC1</sub>下极板,第一电容阵列C<sub>DAC1</sub>下极板通过控制开关S<sub>C1</sub>连接至正参考电平V<sub>REFP</sub>、负参考电平V<sub>REFN</sub>、共模电平V<sub>CM</sub>;第一电容阵列C<sub>DAC1</sub>上极板连接误差反馈通路。

[0013] 优选地,所述的电容DAC负端包括负输入端V<sub>inn</sub>、控制开关S<sub>C2</sub>、第二开关阵列S<sub>DAC2</sub>和 第二电容阵列C<sub>DAC9</sub>;

[0014] 负输入端V<sub>inn</sub>通过第二开关阵列S<sub>DAC2</sub>连接至第二电容阵列C<sub>DAC2</sub>下极板,第二电容阵列C<sub>DAC2</sub>下极板通过控制开关S<sub>C2</sub>连接至负参考电平V<sub>REFP</sub>、负参考电平V<sub>REFN</sub>、共模电平V<sub>CM</sub>;第二电容阵列C<sub>DAC2</sub>上极板连接误差反馈通路。

[0015] 优选地,所述的误差反馈通路包括正FIR滤波器和负FIR滤波器;

[0016] 所述正FIR滤波器接收放大器反馈的正输出和负输出;正FIR滤波器的输入端V<sub>AP</sub>连接所述第一电容阵列C<sub>DAC1</sub>上极板;输出端V<sub>BP</sub>分别连接放大器的正输入端和所述比较器的第 二正输入端;

[0017] 所述负FIR滤波器接收放大器反馈的正输出和负输出;负FIR滤波器的输入端V<sub>AN</sub>连接所述第二电容阵列C<sub>DAC2</sub>上极板;输出端V<sub>BN</sub>分别连接放大器的负输入端和所述比较器的第 二负输入端。

[0018] 优选地,所述正FIR滤波器包括:

[0019] 无源求和电容 $C_{serp}$ 、采样电容 $C_{fp1}$ 、采样电容 $C_{fp2}$ 、采样电容 $C_{fp3}$ 、复位开关 $S_{A0P}$ 、复位 开关 $S_{B0P}$ 、采样开关 $S_{fp1}$ 、采样开关 $S_{fp2}$ 、采样开关 $S_{fp3}$ 、采样开关 $S_{fp4}$ 、采样开关 $S_{fp5}$ 、采样开关  $S_{fp6}$ 、无源共享开关 $S_{sp1}$ 、无源共享开关 $S_{sp2}$ 、无源共享开关 $S_{sp3}$ 、无源共享开关 $S_{sp4}$ 、无源共享 开关 $S_{sp5}$ 、无源共享开关 $S_{sp6}$ ;

[0020] 所述无源求和电容C<sub>serp</sub>上极板连接至输出端V<sub>BP</sub>,并通过复位开关S<sub>BOP</sub>连接至共模 电平V<sub>CM</sub>;无源求和电容C<sub>serp</sub>下极板连接至输入端V<sub>AP</sub>,并通过复位开关S<sub>AOP</sub>连接至共模电平 V<sub>CM</sub>;

[0021] 采样电容C<sub>fp1</sub>上极板分别通过采样开关S<sub>fp1</sub>连接至放大器的正输出端+V<sub>AMP</sub>,通过共 享开关S<sub>sp1</sub>连接至输出端V<sub>BP</sub>;下极板分别通过采样开关S<sub>fp2</sub>连接至共模电平V<sub>CM</sub>,通过共享开 关S<sub>sp2</sub>连接至输入端V<sub>AP</sub>;

[0022] 采样电容C<sub>fp2</sub>上极板分别通过采样开关S<sub>fp3</sub>连接至放大器的负输出端-V<sub>AMP</sub>,通过共 享开关S<sub>sp3</sub>连接至输出端V<sub>BP</sub>;下极板分别通过采样开关S<sub>fp4</sub>连接至共模电平V<sub>CM</sub>,通过共享开 关S<sub>sp4</sub>连接至输入端V<sub>AP</sub>;

[0023] 采样电容C<sub>fp3</sub>上极板分别通过采样开关S<sub>fp5</sub>连接至放大器的负输出端-V<sub>AMP</sub>,通过共 享开关S<sub>sp5</sub>连接至输出端V<sub>BP</sub>;下极板分别通过采样开关S<sub>fp6</sub>连接至共模电平V<sub>CM</sub>,通过共享开 关S<sub>sp6</sub>连接至输入端V<sub>AP</sub>。

[0024] 优选地,所述负FIR滤波器包括:

[0025] 无源求和电容C<sub>sern</sub>、采样电容C<sub>fn1</sub>、采样电容C<sub>fn2</sub>、采样电容C<sub>fn3</sub>、复位开关S<sub>A0N</sub>、复位 开关S<sub>B0N</sub>、采样开关S<sub>fn1</sub>、采样开关S<sub>fn2</sub>、采样开关S<sub>fn3</sub>、采样开关S<sub>fn4</sub>、采样开关S<sub>fn5</sub>、采样开关 S<sub>fn6</sub>、无源共享开关S<sub>sn1</sub>、无源共享开关S<sub>sn2</sub>、无源共享开关S<sub>sn3</sub>、无源共享开关S<sub>sn4</sub>、无源共享 开关S<sub>sn5</sub>、无源共享开关S<sub>sn6</sub>;

[0026] 所述无源求和电容C<sub>sern</sub>上极板连接至输出端V<sub>BN</sub>,并通过复位开关S<sub>BON</sub>连接至共模 电平V<sub>CM</sub>;无源求和电容C<sub>sern</sub>下极板连接至输入端V<sub>AN</sub>,并通过复位开关S<sub>AON</sub>连接至共模电平 V<sub>CM</sub>;

[0027] 采样电容C<sub>fn1</sub>上极板分别通过采样开关S<sub>fn1</sub>连接至放大器的负输出端-V<sub>AMP</sub>,通过共 享开关S<sub>sn1</sub>连接至输出端V<sub>BN</sub>;下极板分别通过采样开关S<sub>fn2</sub>连接至共模电平V<sub>CM</sub>,通过共享开 关S<sub>cn2</sub>连接至输入端V<sub>AN</sub>;

[0028] 采样电容C<sub>fn2</sub>上极板分别通过采样开关S<sub>fn3</sub>连接至放大器的正输出端+V<sub>AMP</sub>,通过共 享开关S<sub>sn3</sub>连接至输出端V<sub>BN</sub>;下极板分别通过采样开关S<sub>fn4</sub>连接至共模电平V<sub>CM</sub>,通过共享开 关S<sub>sn4</sub>连接至输入端V<sub>AN</sub>;

[0029] 采样电容C<sub>fn3</sub>上极板分别通过采样开关S<sub>fn5</sub>连接至放大器的正输出端+V<sub>AMP</sub>,通过共 享开关S<sub>sn5</sub>连接至输出端V<sub>BN</sub>;下极板分别通过采样开关S<sub>fn6</sub>连接至共模电平V<sub>CM</sub>,通过共享开 关S<sub>sn6</sub>连接至输入端V<sub>AN</sub>。

[0030] 优选地,所述的积分前馈通路包括正IIR滤波器和负IIR滤波器;

[0031] 所述正IIR滤波器串接在放大器的正输出端+V<sub>AMP</sub>和比较器的第一正输入端之间;

[0032] 所述负IIR滤波器串接在放大器的负输出端-V<sub>AMP</sub>和比较器的第一负输入端之间。

[0033] 优选地,所述正IIR滤波器包括:

[0034] 采样电容C<sub>IIRP</sub>、积分电容C<sub>ip1</sub>、积分电容C<sub>ip2</sub>、采样开关S<sub>ip</sub>、积分开关S<sub>ip1</sub>、积分开关 S<sub>ip2</sub>;

[0035] 所述采样电容 $C_{IIRP}$ 上极板分别通过采样开关 $S_{ip}$ 连接至放大器的正输出端+ $V_{AMP}$ ,通过积分开关 $S_{ip1}$ 连接至积分电容 $C_{ip1}$ 上极板,通过积分开关 $S_{ip2}$ 连接至积分电容 $C_{ip2}$ 上极板;积分电容 $C_{ip2}$ 上极板还连接正IIR滤波器的输出端 $V_{CP}$ ;

[0036] 采样电容C<sub>IIRP</sub>、积分电容C<sub>ip1</sub>和积分电容C<sub>ip2</sub>的下极板均分别连接至共模电平V<sub>CM</sub>。

[0037] 优选地,所述负IIR滤波器包括:

[0038] 采样电容C<sub>IIRN</sub>、积分电容C<sub>in1</sub>、积分电容C<sub>in2</sub>、采样开关S<sub>in</sub>、积分开关S<sub>in1</sub>、积分开关 S<sub>in2</sub>;

[0039] 所述采样电容 $C_{IIRN}$ 上极板分别通过采样开关 $S_{in}$ 连接至放大器的负输出端- $V_{AMP}$ ,通过积分开关 $S_{in1}$ 连接至积分电容 $C_{in1}$ 上极板,通过积分开关 $S_{in2}$ 连接至积分电容 $C_{in2}$ 上极板;积分电容 $C_{in2}$ 上极板还连接负IIR滤波器的输出端 $V_{CN}$ ;

[0040] 采样电容C<sub>IIRN</sub>、积分电容C<sub>in1</sub>和积分电容C<sub>in2</sub>的下极板均分别连接至共模电平V<sub>CM</sub>。 [0041] 优选地,所述的比较器包括NMOS管MN0、NMOS管MN1、NMOS管MN2、NMOS管MN3、NMOS管 MN4、NMOS管MN5、NMOS管MN6、PMOS管MP0、PMOS管MP1、PMOS管MP2、PMOS管MP3、反相器INV0、反 相器INV1;其中NMOS管MN1、NMOS管MN2、NMOS管MN3和NMOS管MN4尺寸相等,NMOS管MN5和NMOS 管MN6尺寸相等、PMOS管MP1和PMOS管MP2尺寸相等、PMOS管MP0和PMOS管MP3尺寸相等;

[0042] 所述NMOS管MN0的栅极连接时钟信号,源极接地,漏接分别连接NMOS管MN1、NMOS管MN2、NMOS管MN3、NMOS管MN4的源极;

[0043] 所述NMOS管MN1的栅极为比较器的第一正输入端,漏极连接NMOS管MN5的源极;

[0044] 所述NMOS管MN2的栅极为比较器的第二正输入端,漏极连接NMOS管MN5的源极;

[0045] 所述NMOS管MN3的栅极为比较器的第二负输入端,漏极连接NMOS管MN6的源极;

[0046] 所述NMOS管MN4的栅极为比较器的第一负输入端,漏极连接NMOS管MN6的源极;

[0047] 所述NMOS管MN5的栅极分别连接PMOS管MP1的栅极、PMOS管MP2的漏极、PMOS管MP3的漏极、反相器INV1的输入端和NMOS管MN6的漏极,所述NMOS管MN5的漏极分别连接反相器INV0的输入端、PMOS管MP0的漏极、PMOS管MP1的漏极、PMOS管MP2的栅极和NMOS管MN6的栅极;

[0048] 反相器INV0的输出端为比较器的正输出端;

[0049] 反相器INV1的输出端为比较器的负输出端;

[0050] PMOS管MP0的栅极和PMOS管MP3的栅极分别连接时钟信号;

[0051] 电源电压VDD分别连接PMOS管MP0、PMOS管MP1、PMOS管MP2和PMOS管MP3的源极。

[0052] 本发明所述一种四阶噪声整形逐次逼近模数转换器,其优点在于,通过将二阶EF 和二阶CIFF结构级联,仅使用单个放大器实现了量化噪声四阶噪声整形效果,提高SAR-ADC 转换精度。共用放大器,同时为误差反馈通路和积分前馈通路提供增益补偿,减小了多输入 比较器提供增益补偿时引入的热噪声。同时利用误差反馈通路对积分前馈通入中引入的噪声进行二阶整形。单个放大器的使用降低了系统整体功耗。因此,本发明可以广泛应用于高精度低功耗的模数转换应用,适用于高精度的传感电路。

#### 附图说明

[0053] 图1是本发明所述一种四阶噪声整形逐次逼近模数转换器的结构示意图。

[0054] 图2是本发明所述正FIR滤波器的电路结构示意图;

[0055] 图3是本发明所述负FIR滤波器的电路结构示意图。

[0056] 图4是本发明所述正IIR滤波器的电路结构示意图;

[0057] 图5是本发明所述负IIR滤波器的电路结构示意图。

[0058] 图6是本发明所述比较器的电路结构示意图。

[0059] 图7是本发明所述一种四阶噪声整形逐次逼近模数转换器的时序控制示意图。

[0060] 图8是本发明所述一种四阶噪声整形逐次逼近模数转换器的信号流结构示意图。

[0061] 图9是本发明所述一种四阶噪声整形逐次逼近模数转换器的仿真输出结果频谱图。

### 具体实施方式

[0062] 如图1所示,本发明所述一种四阶噪声整形逐次逼近模数转换器包括电容DAC正端、电容DAC负端、二阶的误差反馈通路、放大器、二阶的积分前馈通路、比较器和SAR逻辑模块。所述放大器可采用低功耗动态放大器实现整体系统功耗进一步优化,也可采用闭环放 大器,实现高PVT稳定性。

[0063] 正输入端V<sub>inp</sub>通过第一开关阵列S<sub>DAC1</sub>连接至第一电容阵列C<sub>DAC1</sub>下极板。第一电容阵列C<sub>DAC1</sub>下极板通过控制开关S<sub>C1</sub>连接至正参考电平V<sub>REFP</sub>、负参考电平V<sub>REFN</sub>和共模电平V<sub>CM</sub>。第 一电容阵列C<sub>DAC1</sub>上极板连接误差反馈通路输入端V<sub>AP</sub>。

[0064] 负输入端V<sub>inn</sub>通过第二开关阵列S<sub>DAC2</sub>连接至第二电容阵列C<sub>DAC2</sub>下极板。第二电容阵列C<sub>DAC2</sub>下极板通过控制开关S<sub>C2</sub>连接至正参考电平V<sub>REFP</sub>、负参考电平V<sub>REFN</sub>和共模电平V<sub>CM</sub>。第 二电容阵列C<sub>DAC2</sub>上极板连接误差反馈通路输入端V<sub>AN</sub>。

[0065] 二阶的误差反馈通路包括正FIR滤波器和负FIR滤波器:

[0066] 所述的正FIR滤波器串接在第一电容阵列C<sub>DAC1</sub>上极板和放大器的正输入端之间。 正FIR滤波器还接收放大器反馈的输出端信号。正FIR滤波器输出端V<sub>BP</sub>还连接至比较器的第 二正输入端。

[0067] 所述的负FIR滤波器串接在第二电容阵列C<sub>DAC2</sub>上极板和放大器的负输入端之间。 负FIR滤波器还接收放大器反馈的输出端信号。负FIR滤波器输出端V<sub>BN</sub>还连接至比较器的第 二负输入端。

[0068] 二阶的积分前馈通路包括正IIR滤波器和负IIR滤波器:

[0069] 所述的正IIR滤波器串接在放大器正输出端+V<sub>AMP</sub>和比较器的第一正输入端之间。

[0070] 所述的负IIR滤波器串接在放大器负输出端-V<sub>ANP</sub>和比较器的第一负输入端之间。

[0071] 所述SAR逻辑模块根据比较器输出结果输出数字信号Dout以及控制信号。控制信号用于对电容DAC正端内的控制开关S<sub>C1</sub>和电容DAC负端内的控制开关S<sub>C2</sub>进行切换控制。

[0072] 如图2所示,所述正FIR滤波器包括一个无源求和电容 $C_{serp}$ 、三个采样电容 $C_{fp1}$ ~  $C_{fp3}$ 、两个复位开关 $S_{A0P}$ 和 $S_{B0P}$ 、六个采样开关 $S_{fp1}$ ~ $S_{fp6}$ 、六个无源共享开关 $S_{sp1}$ ~ $S_{sp6}$ 。

[0073] 所述无源求和电容C<sub>serp</sub>上极板连接至正FIR滤波器的输出端V<sub>BP</sub>,并通过复位开关 S<sub>BOP</sub>连接至共模电平V<sub>CM</sub>。无源求和电容C<sub>serp</sub>下极板连接至正FIR滤波器输入端V<sub>AP</sub>,并通过复 位开关S<sub>AOP</sub>连接至共模电平V<sub>CM</sub>。

[0074] 采样电容C<sub>fp1</sub>上极板分别通过采样开关S<sub>fp1</sub>连接至放大器的正输出端+V<sub>AMP</sub>,通过共 享开关S<sub>sp1</sub>连接至输出端V<sub>BP</sub>;下极板分别通过采样开关S<sub>fp2</sub>连接至共模电平V<sub>CM</sub>,通过共享开 关S<sub>sp2</sub>连接至输入端V<sub>AP</sub>。

[0075] 采样电容C<sub>fp2</sub>上极板分别通过采样开关S<sub>fp3</sub>连接至放大器的负输出端-V<sub>AMP</sub>,通过共 享开关S<sub>sp3</sub>连接至输出端V<sub>BP</sub>;下极板分别通过采样开关S<sub>fp4</sub>连接至共模电平V<sub>CM</sub>,通过共享开 关S<sub>sp4</sub>连接至输入端V<sub>AP</sub>。

[0076] 采样电容C<sub>fp3</sub>上极板分别通过采样开关S<sub>fp5</sub>连接至放大器的负输出端-V<sub>AMP</sub>,通过共 享开关S<sub>sp5</sub>连接至输出端V<sub>BP</sub>;下极板分别通过采样开关S<sub>fp6</sub>连接至共模电平V<sub>CM</sub>,通过共享开 关S<sub>sp6</sub>连接至输入端V<sub>AP</sub>。

[0077] 如图3所示,所述负FIR滤波器包括一个无源求和电容 $C_{sern}$ 、三个采样电容 $C_{fn1}$ ~  $C_{fn3}$ 、两个复位开关 $S_{A0N}$ 和 $S_{B0N}$ 、六个采样开关 $S_{fn1}$ ~ $S_{fn6}$ 、六个无源共享开关 $S_{sn1}$ ~ $S_{sn6}$ 。

[0078] 所述无源求和电容C<sub>sern</sub>上极板连接至负FIR滤波器的输出端V<sub>BN</sub>,并通过复位开关 S<sub>BON</sub>连接至共模电平V<sub>CM</sub>。无源求和电容C<sub>sern</sub>下极板连接至负FIR滤波器输入端V<sub>AN</sub>,并通过复 位开关S<sub>AON</sub>连接至共模电平V<sub>CM</sub>。

[0079] 采样电容C<sub>fn1</sub>上极板分别通过采样开关S<sub>fn1</sub>连接至放大器的负输出端-V<sub>AMP</sub>,通过共 享开关S<sub>sn1</sub>连接至输出端V<sub>BN</sub>;下极板分别通过采样开关S<sub>fn2</sub>连接至共模电平V<sub>CM</sub>,通过共享开 关S<sub>sn2</sub>连接至输入端V<sub>AN</sub>;

[0080] 采样电容C<sub>fn2</sub>上极板分别通过采样开关S<sub>fn3</sub>连接至放大器的正输出端+V<sub>AMP</sub>,通过共 享开关S<sub>sn3</sub>连接至输出端V<sub>BN</sub>;下极板分别通过采样开关S<sub>fn4</sub>连接至共模电平V<sub>CM</sub>,通过共享开 关S<sub>sn4</sub>连接至输入端V<sub>AN</sub>;

[0081] 采样电容C<sub>fn3</sub>上极板分别通过采样开关S<sub>fn5</sub>连接至放大器的正输出端+V<sub>AMP</sub>,通过共 享开关S<sub>sn5</sub>连接至输出端V<sub>BN</sub>;下极板分别通过采样开关S<sub>fn6</sub>连接至共模电平V<sub>CM</sub>,通过共享开 关S<sub>sn6</sub>连接至输入端V<sub>AN</sub>。

[0082] 如图4所示,所述正IIR滤波器包括一个采样电容 $C_{IIRP}$ 、两个积分电容 $C_{ip1} \sim C_{ip2}$ 、一个采样开关 $S_{ip}$ 、两个积分开关 $S_{ip1} \sim S_{ip2}$ 。

[0083] 所述采样电容 $C_{IIRP}$ 上极板分别通过采样开关 $S_{ip}$ 连接至放大器的正输出端+ $V_{AMP}$ ,通过积分开关 $S_{ip1}$ 连接至积分电容 $C_{ip1}$ 上极板,通过积分开关 $S_{ip2}$ 连接至积分电容 $C_{ip2}$ 上极板;积分电容 $C_{ip2}$ 上极板还连接正IIR滤波器的输出端 $V_{CP}$ ;

[0084] 采样电容 $C_{IIRP}$ 、积分电容 $C_{ip1}$ 和积分电容 $C_{ip2}$ 的下极板均分别连接至共模电平 $V_{CM}$ 。 [0085] 如图5所示,所述负IIR滤波器包括一个采样电容 $C_{IIRN}$ 、两个积分电容 $C_{in1} \sim C_{in2}$ 、一个采样开关 $S_{in}$ 、两个积分开关 $S_{in1} \sim S_{in2}$ 。

[0086] 所述采样电容 $C_{IIRN}$ 上极板分别通过采样开关 $S_{in}$ 连接至放大器的负输出端- $V_{AMP}$ ,通 过积分开关 $S_{in1}$ 连接至积分电容 $C_{in1}$ 上极板,通过积分开关 $S_{in2}$ 连接至积分电容 $C_{in2}$ 上极板; 积分电容 $C_{in2}$ 上极板还连接负IIR滤波器的输出端 $V_{CN}$ ;

[0087] 采样电容C<sub>IIRN</sub>、积分电容C<sub>in1</sub>和积分电容C<sub>in2</sub>的下极板均分别连接至共模电平V<sub>CM</sub>。 [0088] 如图6所示,所述比较器模块包括七个NMOS管MN0~MN6、四个PMOS管MP0~MP3、两 个反相器INV0和INV1。

[0089] 其中NMOS管MN1、NMOS管MN2、NMOS管MN3和NMOS管MN4尺寸相等,NMOS管MN5和NMOS 管MN6尺寸相等、PMOS管MP1和PMOS管MP2尺寸相等、PMOS管MP0和PMOS管MP3尺寸相等。

[0090] 所述NMOS管MN0的栅极连接时钟信号,源极接地,漏接分别连接NMOS管MN1、NMOS管MN2、NMOS管MN3、NMOS管MN4的源极。

[0091] 所述NMOS管MN1的栅极为比较器的第一正输入端,漏极连接NMOS管MN5的源极。

[0092] 所述NMOS管MN2的栅极为比较器的第二正输入端,漏极连接NMOS管MN5的源极。

[0093] 所述NMOS管MN3的栅极为比较器的第二负输入端,漏极连接NMOS管MN6的源极。

[0094] 所述NMOS管MN4的栅极为比较器的第一负输入端,漏极连接NMOS管MN6的源极。

[0095] 所述NMOS管MN5的栅极分别连接PMOS管MP1的栅极、PMOS管MP2的漏极、PMOS管MP3的漏极、反相器INV1的输入端和NMOS管MN6的漏极,所述NMOS管MN5的漏极分别连接反相器INV0的输入端、PMOS管MP0的漏极、PMOS管MP1的漏极、PMOS管MP2的栅极和NMOS管MN6的栅极。

[0096] 反相器INV0的输出端为比较器的正输出端。

[0097] 反相器INV1的输出端为比较器的负输出端。

[0098] PMOS管MP0的栅极和PMOS管MP3的栅极分别连接时钟信号。

[0099] 电源电压VDD分别连接PMOS管MP0、PMOS管MP1、PMOS管MP2和PMOS管MP3的源极。

[0100] 本发明所述一种四阶噪声整形逐次逼近模数转换器用于高精度模数转换,工作原理如下:

[0101] 如图7所示, Φ是指控制的时钟信号, 如下标s表示采样控制信号, 当Φs为高的时候, 表示系统进入采样阶段。

[0102] 在第T-1个转换周期,首先信号Φs变为高电平进入采样阶段,第一电容阵列C<sub>DAC1</sub>和第二电容阵列C<sub>DAC2</sub>下极板分别连接正输入端V<sub>inp</sub>和负输入端V<sub>inn</sub>。同时正FIR滤波器和负 FIR滤波器中复位开关S<sub>A0P</sub>、复位开关S<sub>A0N</sub>、复位开关S<sub>B0P</sub>和复位开关S<sub>B0N</sub>闭合,使输入端V<sub>AP</sub>、输 入端V<sub>AN</sub>、输出端V<sub>RP</sub>、输出端V<sub>RP</sub>、输出端V<sub>RP</sub>、物出端V<sub>RP</sub>、

[0103] 采样完成后信号 Φ<sub>FB1</sub> 和信号 Φ<sub>FB3</sub> 变为高电平, 进入误差反馈的无源共享阶段。带

有第T-2个周期残差 $V_{res}$ [T-2]的采样电容 $C_{fp1}$ 、采样电容 $C_{fp3}$ 并联到无源求和电容 $C_{serp}$ 两端。 采样电容 $C_{fn1}$ 、采样电容 $C_{fn3}$ 并联到采样电容 $C_{sern}$ 两端,从而实现电荷共享。同时,积分前馈 通路也进入积分阶段,信号 $\Phi_{INT1}$ 和信号 $\Phi_{INT2}$ 依次变为高电平。信号 $\Phi_{INT1}$ 为高电平的积分 阶段:积分开关 $S_{ip1}$ 、积分开关 $S_{in1}$ 闭合,积分电容 $C_{ip1}$ 、积分电容 $C_{in1}$ 完成一阶积分。信号  $\Phi_{INT2}$ 为高电平的积分阶段:积分开关 $S_{ip2}$ 、积分开关 $S_{in2}$ 闭合,积分电容 $C_{ip2}$ 、积分电容 $C_{ip2}$ 、

[0104] 接下来进入信号Φ<sub>EN</sub>为高电平的转换阶段。比较器开始工作,其控制信号为Φ<sub>C</sub>,高 电平比较,低电平锁存。在这个阶段SAR逻辑模块根据比较器输出控制第一电容阵列C<sub>DAC1</sub>和 第二电容阵列C<sub>DAC2</sub>下极板连接不同参考电平。

[0105] 转换阶段完成后进入信号 $\Phi_{FIR1}$ 和信号 $\Phi_{FIR3}$ 为高的残差放大阶段,在这个阶段放 大器采样并放大本周期内的残差 $V_{res}$ [T-1]。正输出端+ $V_{AMP}$ 连接到采样电容 $C_{fp1}$ 、采样电容  $C_{fn3}$ 、采样电容 $C_{IIRP}$ 上极板,负输出端- $V_{AMP}$ 连接到采样电容 $C_{fp3}$ 、采样电容 $C_{fn1}$ 、采样电容 $C_{IIRN}$ 上极板。

[0106] 在第T个转换周期,与第T-1个转换周期区别在于信号 $\Phi_{FB2}$ 和信号 $\Phi_{FB3}$ 交替变高,信号 $\Phi_{FIR2}$ 和信号 $\Phi_{FIR3}$ 交替变高。使得采样电容 $C_{fp2}$ 和采样电容 $C_{fp3}$ 交替并联到无源求和电容 $C_{sern}$ 两端,以及使得采样电容 $C_{fn2}$ 和采样电容 $C_{fn3}$ 交替并联到无源求和电容 $C_{sern}$ 两端。

[0107] 信号 $\Phi_{INT2}$ 和信号 $\Phi_{INT2}$ 令积分前馈通路在一个周期内完成二阶工作,而信号 $\Phi_{FB2}$ 、信号 $\Phi_{FB3}$ 、信号 $\Phi_{FIR2}$ 和信号 $\Phi_{FIR3}$ 令误差反馈通路在两个相邻周期内完成二阶工作。

[0108] 误差反馈通路中电容比值为:

[0109] 
$$C_{serp} = \alpha * C_{fp2} = \alpha * C_{fp3} = 1/2 * \alpha * C_{fp1}$$

[0110]  $C_{\text{sern}}^{\text{reg}} = a * C_{\text{fn2}}^{\text{reg}} = a * C_{\text{fn3}}^{\text{reg}} = 1/2 * a * C_{\text{fn1}}^{\text{reg}}$ 

[0111] 积分前馈通路中电容比值为:

[0112]  $C_{ip1} = C_{ip2} = \beta * C_{IIRP}$ 

[0113]  $C_{in1} = C_{in2} = \beta * C_{IIRN}$ 

**[0114]** 其中a和β分别为比例系数。

[0115] 如图8所示,整个转换阶段实现了二阶误差反馈和二阶积分前馈级联的噪声传递函数,放大器增益为K,误差反馈噪声传递函数为:

[0116] 
$$NTF_{EF} = 1 - \frac{K}{3+\alpha} \cdot 2Z^{-1} + \frac{K}{3+\alpha}Z^{-2}$$

[0117] 积分前馈噪声传递函数为:

[0118] 
$$NTF_{CIFF} = \frac{(1 - (\beta / (1 + \beta))Z^{-1})^2}{1 + ((K / (\beta + 1)^2) - (2\beta / (1 + \beta)))Z^{-1} + (\beta / (1 + \beta))^2 Z^{-2}}$$

[0119] 级联之后,最终实现四阶噪声整形效果,系统的噪声传递函数为:

$$[0120] NTF = NTF_{EF} \bullet NTF_{CIFF}$$

[0121] 共用同一个放大器,噪声整形效果达到最优时增益K满足条件为:

[0122] 
$$K=3+\alpha=(1+\beta)^2$$

[0123] 从噪声传递函数NTF的表达式可以得出,对于系统量化噪声E来说,其本质是一个四阶的高通滤波器,低频段噪声被整形到有效信号的带宽之外,从而提高了转换精度。同时,由于NTF是由积分前馈通路和误差反馈通路级联而成,因此积分前馈通路中所引入的电

容热噪声和比较器第二正输入端、第二负输入端引入的热噪声也会被级联的误差反馈通路 NTF<sub>rr</sub>实现二阶整形,这些噪声相当于通过了一个二阶的高通滤波器。

[0124] 图9为本发明的仿真输出结果的FFT频谱图,仿真条件为电源电压1V,温度为室温, 台积电TSMC65nm工艺,输入信号频率为302.734375KHz,采样率为10MHz,10倍过采样率。经 本发明的SAR-ADC转换后数字码进行FFT分析,可以看到信号输出频谱的噪底为-110dB,且 在带宽外实现了80dB/dec的整形效果,验证其实现了四阶的量化噪声整形效果。信噪失真 比SNDR为87.8dB,经等效换算得出有效位数为14.3位,电路功耗为127.8µW,相比原8位的 SAR ADC多出了6.3位的效果,性能提升非常明显。

[0125] 对于本领域的技术人员来说,可根据以上描述的技术方案以及构思,做出其它各种相应的改变以及形变,而所有的这些改变以及形变都应该属于本发明权利要求的保护范围之内。









图4



图5







图8



图9